

CLIPPEDIMAGE= JP405343466A  
PAT-NO: JP405343466A  
DOCUMENT-IDENTIFIER: JP 05343466 A  
TITLE: PAD STRUCTURE FOR SEMICONDUCTOR DEVICE

PUBN-DATE: December 24, 1993

INVENTOR-INFORMATION:

NAME  
ONO, TAKIO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI ELECTRIC CORP	N/A

APPL-NO: JP04152465  
APPL-DATE: June 11, 1992

INT-CL (IPC): H01L021/60  
US-CL-CURRENT: 438/612

ABSTRACT:

PURPOSE: To provide a bonding pad structure wherein its reliability is high and high pin counts is realized even when wirings are made in multilayers.

CONSTITUTION: A first Al wiring layer 2 is formed in a prescribed region on a semiconductor substrate 1; a second Al wiring layer 3 is formed on the first Al wiring layer 2 in such a way that a first wiring insulating film 5 is interposed partly. The second Al wiring layer 3 and the first Al wiring layer 2 are connected electrically via first contact holes 7 which have been made in the first wiring insulating film 5. A third Al wiring layer 4 which functions as a pad electrode is formed on the second Al wiring layer 3 in such a way that a second interlayer insulating film 6 is interposed partly. The third Al wiring layer 4 is connected electrically to the second Al wiring layer 3 via second contact holes 8 which have been made in the second interlayer insulating film 6. A prescribed region on the surface of the third Al wiring layer 4 is exposed as a pad opening part 10.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-343466

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl.<sup>8</sup>  
H01L 21/60

識別記号 庁内整理番号  
301 N 6918-4M

F I

技術表示箇所

審査請求 未請求 請求項の数7(全11頁)

(21)出願番号 特願平4-152465

(22)出願日 平成4年(1992)6月11日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 大野 多喜夫

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社エル・エス・アイ研究所内

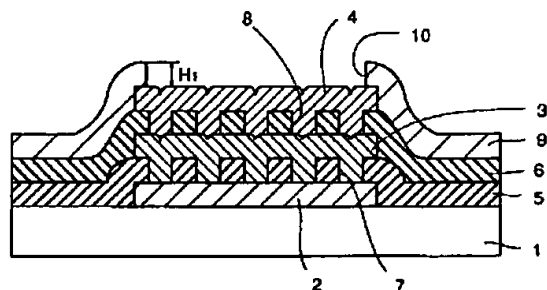
(74)代理人 弁理士 深見 久郎 (外3名)

(54)【発明の名称】 半導体装置のパッド構造

(57)【要約】

【目的】 配線層が多層化した場合にも、高信頼性を備え、かつ多ピン化の容易なボンディングパッド構造を提供する。

【構成】 半導体基板1上の所定領域には、第1Al配線層2が形成されており、この第1Al配線層2上には、第1層間絶縁膜5を部分的に介在させて第2Al配線層3が形成されている。この第2Al配線層3と第1Al配線層2とは、第1層間絶縁膜5に設けられた第1コンタクトホール7を介して電氣的に接続されている。この第2Al配線層3上には、第2層間絶縁膜6を部分的に介在させて、パッド電極として機能する第3Al配線層4が形成されている。この第3Al配線層3は、第2層間絶縁膜6に設けられた第2コンタクトホール8を介して、第2Al配線層3と電氣的に接続されている。そして、この第3Al配線層4上面の所定領域は、パッド開口部10として露出している。



1:半導体基板 2:第1Al配線層 3:第2Al配線層 4:第3Al配線層  
5:第1層間絶縁膜 6:第2層間絶縁膜 7:第1コンタクトホール  
8:第2コンタクトホール 9:保護膜 10:パッド開口部

## 【特許請求の範囲】

【請求項1】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、

前記第1導電層上に形成され、前記第1導電層上に位置する領域に複数のコンタクトホールを有する層間絶縁膜と、

前記第1導電層上に位置する前記層間絶縁膜上に形成され、前記コンタクトホール内に充填される埋め込み導電層を介して前記第1導電層に電氣的に接続されたパッド電極と、

を備えた半導体装置のパッド構造。

【請求項2】 前記パッド電極と前記埋め込み導電層とは同一材料である請求項1に記載の半導体装置のパッド構造。

【請求項3】 前記パッド電極と前記埋め込み導電層とは異なる材料である請求項1に記載の半導体装置のパッド構造。

【請求項4】 前記複数のコンタクトホールは、マトリックス状に配置されている請求項1に記載の半導体装置のパッド構造。

【請求項5】 前記複数のコンタクトホールは、パッド領域の周縁部に沿って配置されている請求項1に記載の半導体装置のパッド構造。

【請求項6】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、

前記第1導電層上に形成され、前記パッド領域周縁部に位置する領域に、前記パッド領域周縁部に沿って連続的に延びるコンタクトホールを有する層間絶縁膜と、

前記第1導電層上に位置する前記層間絶縁膜上に形成され、前記コンタクトホール内に充填される埋め込み導電層を介して前記第1導電層に電氣的に接続されたパッド電極と、

を備えた半導体装置のパッド構造。

【請求項7】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、

前記第1導電層上に形成され、前記第1導電層上に位置する領域に複数の第1のコンタクトホールを有する第1層間絶縁膜と、

前記第1導電層上に位置する前記第1層間絶縁膜上に形成され、前記第1のコンタクトホール内に充填される第1埋め込み導電層を介して前記第1導電層に電氣的に接続された第2導電層と、

前記第2導電層上に形成され、前記第2導電層上に位置する領域に複数の第2のコンタクトホールを有する第2層間絶縁膜と、

前記第2導電層上に位置する前記第2層間絶縁膜上に形成され、前記第2のコンタクトホール内に充填される第2埋め込み導電層を介して前記第2導電層に電氣的に接続されたパッド電極と、

を備えた半導体装置のパッド構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、半導体装置における外部電極端子、いわゆるボンディングパッドと配線層との接続構造に関するものである。

## 【0002】

【従来の技術】従来から、半導体装置内に形成された素子と外部との信号の入出力を行なうために設けられているボンディングパッドには、種々の改良が加えられてきた。そこで、従来のボンディングパッド部における配線層の接続構造の一例として、3層のA1配線層を備えた半導体装置のボンディングパッド部について、図14～図16を用いて説明する。図14は、3層のA1配線層を備えた従来の半導体装置のボンディングパッド部における配線層間の接続構造を示す断面図である。図15は、ボンディングパッド部の平面図である。

【0003】近年の半導体装置の高集積化の要求に伴い、多層配線層構造を有する半導体装置が要求されてきている。このような多層配線層構造を有する半導体装置においては、そのボンディングパッド部では、設計の自由度などを考慮すると、ボンディングパッド部下で配線層間を相互に接続することが好ましいと言える。そこで、図14に示されるように、ボンディングパッド部下に位置する部分で、この場合であれば、3層のA1配線層22、23、24を相互に接続することとしている。

【0004】図14を参照して、半導体基板21上におけるボンディングパッド部下に位置する領域には、第1A1配線層22が形成されている。そして、半導体基板21上および第1A1配線層22上の所定領域には、第1層間絶縁膜25が形成されている。この第1層間絶縁膜25における第1A1配線層22上に位置する部分には、第1コンタクトホール27が形成されている。この第1コンタクトホール27を含む第1A1配線層22上には、第2A1配線層23が形成されている。この第2A1配線層23の所定領域上および第1層間絶縁膜25上には、第2層間絶縁膜26が形成されている。この第2層間絶縁膜26における第2A1配線層23上に位置する部分には、第2コンタクトホール28が形成されている。そして、この第2コンタクトホール28を含む第2A1配線層23上には、第3A1配線層24が形成されている。

【0005】この第3A1配線層24における所定部分が、ボンディングパッド部において露出しており、この露出部がボンディングパッド電極として機能することとなる。上記の第2層間絶縁膜26上および第3A1配線層24上の所定領域には、保護膜29が形成されている。この保護膜29には、第3A1配線層24におけるボンディングパッド電極として機能する部分を露出させるためのパッド開口部30が設けられている。そして、このパッド開口部30において露出している第3A1配

線層24に、外部との信号の入出力を行なうためのボンディングワイヤ(図示せず)が接続されることになる。それにより、外部との信号の入出力が行なわれる。

【0006】上記の構造を有する半導体装置において、第1コンタクトホール27の開口寸法W1と第2コンタクトホール28の開口寸法W2との間には、 $W1 > W2$ の関係がある。このように第1および第2コンタクトホール27、28の寸法を調整する必要性について図16を用いて説明する。図16は、第1コンタクトホール27の開口寸法W1を第2コンタクトホール28の開口寸法W2よりも小さくした場合のボンディングパッド部の構造を示す断面図である。なお、説明の便宜上、第3A1配線層および保護膜は省略している。

【0007】図16を参照して、第2コンタクトホール28の開口寸法W2を第1コンタクトホール27の開口寸法W1よりも大きくした場合には、第2コンタクトホール28を形成する際に問題が生じることとなる。すなわち、第2A1配線層23形成後、この第2A1配線層23上および第1層間絶縁膜25上に第2層間絶縁膜26を形成する。そして、異方性エッチングを行なうことによって、第2コンタクトホール28を形成する。しかし、この場合、第2A1配線層23における段差部に、この異方性エッチングによる残渣26aが残存する。この残渣26aが、発塵の原因となり、配線層間の接続に支障をきたすことになる。それにより、歩留りの低下を招くことにもなりかねない。

【0008】以上のような理由から、従来は、図14に示されるように、第1コンタクトホール27の開口寸法W1を第2コンタクトホール28の開口寸法W2よりも大きいものとしていた。

【0009】

【発明が解決しようとする課題】上記のような従来の構造を有する半導体装置には、次に述べるような問題点があった。図14を参照して、第2A1配線層23は、ボンディングパッド部周縁部近傍においては、第1層間絶縁膜25上に形成される部分を有している。そして、このボンディングパッド部周縁部近傍の第2A1配線層23上には、第2層間絶縁膜26が形成され、この部分における第2層間絶縁膜26上にさらに第3A1配線層24のボンディングパッド部周縁部近傍に位置する部分が形成されることになる。そして、さらに、この第3A1配線層24の周縁部上には保護膜29が形成される。このように、パッド開口部30周縁部においては、それぞれの配線層が層間絶縁膜を介して形成され、パッド開口部30下においては、配線層同士が相互に接続される。そのため、パッド開口部30の周縁部の高さ、第3A1配線層24の表面との高低差Hが大きくなる。すなわち、ボンディングパッド部が深い凹部形状を有することとなる。そのため、ワイヤボンディング時に保護膜29にクラックなどが発生しやすい構造となる。そして、こ

のクラックが発生することによって、耐湿性などを劣化させ、ひいては半導体装置の信頼性を低下させるといった問題点が生じる。

【0010】また、従来のボンディングパッド構造においては、上述したように、コンタクトホールの開口寸法が上層配線層のものほど小さいものとなる。しかし、パッド開口部30の大きさは、ワイヤボンディング時の信頼性などの観点から、あまり小さくすることは好ましいとはいえない。したがって、従来の構造のままで、金属配線総数が増大すればするほどボンディングパッド部の領域を大きくせざるを得なくなる。そのため、高集積化に対して不利であるという問題点も生じる。

【0011】さらに、従来のボンディングパッド部におけるコンタクトホールの寸法は、半導体素子内部に形成されるコンタクトホールの寸法に比較して非常に大きいものといえる。したがって、コンタクトホール開口時のエッチングレートが、素子の内部に設けられたコンタクトホールのエッチングレートに比べて大きくなる。すなわち、ボンディングパッド部でオーバエッチングが過剰に生じることとなる。そのため、コンタクトホール開口時のマスクとなるレジスタとエッチングガスとの生成物(ポリマ)が過剰に発生しやすくなるといえる。それにより、コンタクトホール開口時に、それぞれの配線層表面に変質層が形成され、A1/A1界面での密着強度を低下させるといった問題も生じる。

【0012】以上のことから、上記の従来例は、近年の高機能化、高集積化に対応した多層配線層構造ならびに多ピン化に対して不利なボンディングパッド構造であるといえる。

【0013】この発明は、上記のような課題を解決するためになされたものであり、多層配線構造を有する半導体装置において、信頼性が高く、かつ多ピン化の容易なボンディングパッド構造を提供することを目的とする。

【0014】

【課題を解決するための手段】この発明に基づく半導体装置は、1つの局面では、外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、この第1導電層上に位置する領域に複数のコンタクトホールを有する層間絶縁膜と、このコンタクトホール内に充填される埋め込み導電層を介して第1導電層に電気的に接続されたパッド電極とを備えている。

【0015】上記のパッド電極と埋め込み導電層は、同一材料で形成されている。他の局面では、上記のパッド電極と埋め込み導電層は、異なる材料で形成されている。さらに他の局面では、上記の複数のコンタクトホールは、マトリックス状に配置されている。さらに他の局面では、上記の複数のコンタクトホールは、パッド領域の周縁部に沿って配置されている。

【0016】この発明に基づく半導体装置は、さらに他の局面では、外部との信号の入出力を行なうパッド領域

直下に形成された第1導電層と、パッド領域周縁部下に位置する領域に、パッド領域周縁部に沿って連続的に延びるコンタクトホールを有する層間絶縁膜と、第1導電層上に位置する層間絶縁膜上に形成され、コンタクトホール内に充填される埋め込み導電層を介して第1導電層と電氣的に接続されたパッド電極とを備えている。

【0017】この発明に基づく半導体装置は、さらに他の局面では、外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、第1導電層上に位置する領域に複数の第1のコンタクトホールを有する第1層間絶縁膜と、第1導電層上に位置する第1層間絶縁膜上に形成され、第1のコンタクトホール内に充填される第1埋め込み導電層を介して第1導電層に電氣的に接続された第2導電層と、この第2導電層上に形成され、第2導電層上に位置する領域に複数の第2のコンタクトホールを有する第2層間絶縁膜と、第2導電層上に位置する第2層間絶縁膜上に形成され、第2のコンタクトホール内に充填される第2埋め込み導電層を介して第2導電層に電氣的に接続されたパッド電極とを備えている。

【0018】

【作用】この発明に基づくパッド構造を有する半導体装置においては、1つの局面では、パッド電極と導電層とが、パッド電極と導電層間の接続部に層間絶縁膜を介在させて形成されている。それにより、パッド電極をより高い位置に形成することができ、かつパッド電極上面とパッド領域周縁部との段差を低減させることも可能となる。また、第1導電層とパッド電極との間に位置する層間絶縁膜には、複数のコンタクトホールが形成されており、このコンタクトホールを介して第1導電層とパッド電極とが電氣的に接続されることになる。そのため、従来に比べてコンタクトホール寸法を小さくすることが可能となる。それにより、コンタクトホール形成時のオーバエッチング量を低減させることが可能となる。

【0019】さらに、複数のコンタクトホールを介して第1導電層とパッド電極とが電氣的に接続されるため、従来のように下層配線層のコンタクトホール寸法より上層配線層のコンタクトホール寸法を小さくする必要がなくなる。そのため、配線層間の接続部の面積は、配線層が多層になった場合でもほぼ一定とすることが可能となる。それにより、多層配線層を形成した場合でも、所望のパッド開口部面積を得るためにボンディングパッド部の面積自体を大きくする必要がなくなる。

【0020】上記のパッド電極と、上記のコンタクトホール内に充填された埋め込み導電層とを同一材料とした場合には、パッド電極と埋め込み導電層とを同一の工程で形成することが可能となる。それに対し、上記のパッド電極と埋め込み導電層とを異なる材料で形成した場合には、パッド電極形成と埋め込み導電層形成とを別工程で行なわなければならないが、上記の場合に比べて、埋め込み導電層の上面と層間絶縁膜の上面とをほぼ面一に

なるように形成することが可能となる。それにより、その上に形成されるパッド電極上面をより平坦に形成することが可能となる。それにより、ワイヤボンディング時の信頼性が向上する。

【0021】また、複数のコンタクトホールをマトリックス状に配置した場合には、第1導電層とパッド電極との接続面積を多く取ることができ、かつコンタクトホール寸法を小さくすることが可能となる。それにより、第1導電層とパッド電極との接続部における電氣的抵抗をあまり増大させることなく、コンタクトホール形成時のオーバエッチング量を低減させることも可能となる。それに対し、複数のコンタクトホールを、パッド開口部の周縁部に沿って配置した場合には、上記の場合に比べて、第1導電層とパッド電極間の電氣的抵抗は増大するが、パッド開口部における平坦度は向上する。それにより、ワイヤボンディング時の信頼性を向上させることが可能となる。

【0022】この発明に基づくパッド構造を有する半導体装置は、他の局面では、パッド領域周縁部に沿って連続的に伸びるコンタクトホールを有している。それにより、パッド開口部におけるパッド電極の上面を平坦にすることが可能となる。

【0023】この発明に基づくパッド構造を有する半導体装置は、さらに他の局面では、パッド領域直下に、第1および第2導電層が形成され、それぞれ第1および第2層間絶縁膜に形成された複数の第1および第2コンタクトホールを介して電氣的に接続されている。それにより、パッド電極の位置を高くすることができるとともに、パッド電極におけるパッド開口部の凹部を浅くすることもできる。さらに、多層配線構造にした場合に、パッド領域自体の面積を、増大させる必要がなくなる。すなわち、高集積化に有利なパッド構造となり得る。

【0024】

【実施例】以下、この発明に基づくパッド構造を有する半導体装置の実施例について、図1～図13を用いて説明する。図1は、この発明に基づく一実施例における半導体装置のボンディングパッド部を示す断面図である。図2は、図1に示されるボンディングパッド部の平面図である。

【0025】図1および図2を参照して、半導体基板1上における所定領域には、第1A1配線層2が形成されており、この第1A1配線層2上の所定領域および半導体基板1上には、第1層間絶縁膜5が形成されている。この第1層間絶縁膜5における第1A1配線層2上に位置する領域には、複数の第1コンタクトホール7が設けられている。この第1コンタクトホール7内部および第1A1配線層上に位置する第1層間絶縁膜5上には、第2A1配線層3が形成されている。この第2A1配線層3上の所定領域および第1層間絶縁膜5上には、第2層間絶縁膜6が形成されている。この第2層間絶縁膜6に

において、第2 A 1配線層3上に位置する領域には、複数の第2コンタクトホール8が設けられている。

【0026】この第2コンタクトホール8内部および第2 A 1配線層3上に位置する第2層間絶縁膜6上には、第3 A 1配線層4が形成されている。この第3 A 1配線層4が、パッド電極として機能することとなる。この第3 A 1配線層4上の所定領域および第2層間絶縁膜6上には、保護膜9が形成されている。そして、この保護膜9には、第3 A 1配線層4上に位置する領域に、所望の開口面積を有するパッド開口部10が設けられている。そして、このパッド開口部10にボンディングワイヤが接続されることになる。それにより、外部との信号の入出力が行なわれる。

【0027】上記の構造を有するボンディングパッド部において、それぞれの配線層間に、層間絶縁膜を介在させることによって、パッド電極として機能する第3 A 1配線層4の位置を高くすることも可能となる。また、第3 A 1配線層4上面と保護膜9の上面との段差H1を小さくすることが可能となる。すなわち、ボンディングパッド部における凹部を浅くすることが可能となる。それにより、保護膜9に生じ得るクラックの発生を効果的に低減させることが可能となり、信頼性を高めることが可能となる。

【0028】また、第1および第2コンタクトホール7、8は、この場合であれば、図2に示されるように、マトリックス状に多数形成されている。それにより、配線層間の接続抵抗を許容範囲内に抑えることが可能となり、エレクトロマイグレーションによる劣化も許容範囲内に抑えることが可能となる。さらに、コンタクトホールの開口寸法を、半導体素子内部に形成されるコンタクトホール寸法と同等のものとした場合には、従来例において問題となっていたオーバエッチングによる変質層の発生を効果的に阻止することが可能となる。

【0029】さらに、この場合であれば、第1コンタクトホール7上に第2コンタクトホール8が形成されているため、同一のマスクパターンを用いて第1および第2コンタクトホール7、8を形成することが可能となり、製造工程が簡易化される。さらに、各配線層が、複数のコンタクトホールを介して電氣的に接続されるため、ボンディングパッド部下に位置する各配線層間の接続部の面積をほぼ同一のものとすることが可能となる。それにより、多層配線層構造とした場合にも、ボンディングパッド部の面積を増大させることなく所望のパッド開口部の面積を得ることが可能となる。その結果、高集積化に有利なボンディングパッド部を形成することが可能となる。

【0030】次に、この発明に基づく他の実施例について図3～図5を用いて説明する。図3は、この発明に基づく他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。図4は、図3における

ボンディングパッド部の平面図である。図5は、図3における第1および第2コンタクトホールの配置関係の他の態様を示す平面図である。

【0031】図3を参照して、この実施例においては、第1コンタクトホール7の形成位置と第2コンタクトホール8の形成位置とをずらせている。第1コンタクトホール7および第2コンタクトホール8の配置関係を平面的に見ると、図4あるいは図5に示されるような位置関係となる。すなわち、第2コンタクトホール8は、第1コンタクトホール7が形成されていない領域上に形成されることになる。第1コンタクトホール7上に位置する領域に第2コンタクトホール8を形成した場合には、第2 A 1配線層上面における第1コンタクトホール7上に位置する部分に凹部があるため、この第2コンタクトホール8の形成時に、第2 A 1配線層上面に第2層間絶縁膜6のエッチング残渣が残る可能性があると言える。しかし、この実施例のように、第2コンタクトホール8の形成位置をずらせることによって、この第2コンタクトホール8が形成される部分における第2 A 1配線層は、ほぼ平坦な上面を有するものであるといえる。したがって、第2コンタクトホール8の形成による上記のエッチング残渣の残存する可能性を著しく低減することが可能となる。

【0032】また、第3 A 1配線層4の上面に生ずる凹凸段差も、前述の実施例よりも低減させることが可能となる。すなわち、第3 A 1配線層4の上面を前述の実施例よりも平坦化することが可能となる。それにより、ワイヤボンディング時の信頼性を高めることが可能となる。その他の作用効果に関しては、前述の実施例とほぼ同様であり、ボンディングパッド部における凹部の深さH2を浅くすることができ、かつボンディングパッド部の位置を比較的高い位置に設けることが可能となる。また、第1および第2コンタクトホール7、8の位置関係を、図5に示されるような位置関係とした場合には、さらに第3 A 1配線層4の上面を平坦化することが可能となる。

【0033】次に、図6～図9を用いて、この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造について説明する。図6は、この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。図7は、図6に示されたボンディングパッド部の平面図である。図8は、図6に示されるボンディングパッド部における第1および第2のコンタクトホールの配置関係の他の態様を示す平面図である。図9は、図6に示されるボンディングパッド部における第1および第2コンタクトホールの配置関係のさらに他の態様を示す平面図である。

【0034】まず、図6を参照して、この実施例の場合には、第1および第2コンタクトホール7、8が、パッド開口部10の周縁部に沿って設けられている。そのた

め、パッド電極として機能する第3A1配線層4のパッド開口部10の中央部近傍を平坦化することが可能となる。それにより、ワイヤボンディング時の信頼性をより高くすることが可能となる。第1および第2コンタクトホール7、8の位置関係は、図8に示されるように、相互にずらせるように配置してもよい。それにより、配線層間の接続抵抗は上述の実施例よりも増大するが、第2コンタクトホール8形成の際のエッチング残渣の発生をより確実に防止することが可能となる。それにより、より信頼性の高い配線層間の接続構造を得ることができ、第1および第2コンタクトホール7、8は、図9に示されるように、パッド開口部10の周縁部に沿って連続的に伸びるように形成されるものであってもよい。それにより、配線層間の接続抵抗は、上記の場合より低減され、かつパッド開口部10中央近傍の平坦性を確保することが可能となる。本実施例においても、ボンディングパッド部における凹部の深さH3は前述の実施例と同様に浅くでき、ボンディングパッド部の位置も高くすることができる。それによる作用・効果は上述の実施例と同様である。

【0035】次に、この発明に基づくさらに他の実施例について、図10および図11を用いて説明する。図10は、この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。図11は、図10におけるボンディングパッド部の平面図である。

【0036】図10および図11を参照して、この実施例においては、第1および第2コンタクトホール7、8は、パッド開口部10の外周部に沿って形成されている。それにより、パッド開口部10内における第3A1配線層4上面は、前述の実施例に比べてより平坦化される。さらに、このパッド開口部10の形成の際のエッチングによる第3アルミ配線層4上面における残渣の発生を前述の実施例よりも確実に防止することが可能となる。それにより、ワイヤボンディング時の信頼性をより高めることが可能となる。本実施例の場合も、ボンディングパッド部における凹部の深さH4は前述の実施例と同様に浅くすることができ、ボンディングパッド部の位置も高くすることができる。それによる作用・効果は上記の実施例と同様である。

【0037】次に、図12を用いて、この発明に基づくさらに他の実施例について説明する。図12は、この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。図12を参照して、この実施例においては、第1および第2コンタクトホール7、8内に、たとえばタングステンなどからなる高融点金属が充填されている。これが埋め込み導電層11、12として機能することとなる。この埋め込み導電層11、12は、導電材料であり、かつ凹部の被覆性に優れた材料であれば高融点金属以外の材料であっ

てもよい。この場合であれば、CVD法を用いてタングステンが形成されている。

【0038】埋め込み導電層11、12は、その上面と、第1あるいは第2層間絶縁膜5、6の上面とがほぼ面一となるように形成されることが好ましく、そのように形成されることによって、この埋め込み導電層11、12上に形成される第2あるいは第3A1配線層2、3の上面を平坦化することが可能となる。それにより、ワイヤボンディング時の信頼性を向上させることが可能となる。また、この実施例においては、多数のコンタクトホールを設けることが可能となるので、配線層間の接続抵抗を低減させることも可能となる。さらに、第1および第2コンタクトホール7、8形成時のエッチング残渣の発生をも効果的に阻止することが可能となる。本実施例の場合も、ボンディングパッド部における凹部の深さH5は、前述の実施例と同様に浅くすることができ、ボンディングパッド部の位置も高くすることができる。それによる作用・効果は上記の実施例と同様である。

【0039】図13は、この発明に基づく一実施例におけるボンディングパッド部(図1)とスクライブライン16近傍を示す断面図である。近年の半導体装置のスクライブラインにおいては、発塵対策のため、図13に示すような金属配線層の額縁が配置されている。仮に、ボンディングパッド部が低い位置にあると、スクライブライン16の影となり、ワイヤボンディング時に保護膜9にクラックが発生しやすくなる。それにより、ボンディングワイヤとスクライブライン16上の配線層とがショートしてしまうおそれがあった。したがって、ボンディングパッド部はできるだけ高い位置に設けたほうが好ましく、それによりワイヤボンディングが容易になると言える。なお、図13においては、図1に示したボンディングパッドを用いたが、他の実施例で示したボンディングパッドを用いても同様の効果を奏すると言える。なお、図13中、14はフィールド酸化膜であり、15は絶縁膜である。

【0040】上記の実施例においては、3層のアルミ配線層を有する半導体装置について説明したが、4層以上の配線層を有する半導体装置においても同様の効果を示す。また、第1および第2コンタクトホール7、8の配置関係については、上記の実施例において説明したもののみにかかわらず、上記の実施例において示された配置関係に多少の修正を加えたものであってもよい。さらに、図7、図8、図11などに示された第1および第2コンタクトホール7、8の配置は、一列のものでなく、多重列のものであってもよい。

【0041】

【発明の効果】以上のように、この発明によれば、ボンディングパッド部の凹部形状を浅くすることができ、かつボンディングパッド部を比較的高い位置に設けることができる。それにより、ワイヤボンディング時にチップ



1 1

の保護膜のクラックなどを抑制でき、耐湿性を向上させることが可能となる。また、ボンディングパッド部における配線層間のコンタクトホール形成時に、エッチング残渣が発生することを効果的に低減することが可能となる。それにより、配線層間の発塵を著しく低減でき、歩留りを向上させることが可能となる。さらに、多層配線層構造となった場合にもパッドサイズを大きくする必要はなく、かつ半導体装置の多ピン化が図れ、高機能な半導体装置を提供することが可能となる。

【0042】さらに、ボンディングパッド部に設けるコンタクトホールの大きさを小さくすることができるため、コンタクトホール開口時のエッチングレートと内部回路のエッチングレートと同等のものとできる。それにより、ボンディングパッド部におけるコンタクトホール開口時のオーバエッチング量を著しく低減することが可能となり、ボンディングパッド部における配線層の上層に、過剰なオーバエッチングに基づくポリマによる変質層の発生を効果的に阻止することが可能となる。それにより、A1/A1界面での密着性を向上させることができ、ボンディング強度を向上させることが可能となる。すなわち、信頼性の高いボンディングパッド部を形成することが可能となる。

【図面の簡単な説明】

【図1】この発明に基づく一実施例における半導体装置のボンディングパッド部の構造を示す断面図である。

【図2】図1に示されるボンディングパッド部の平面図である。

【図3】この発明に基づく他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。

【図4】図3に示されるボンディングパッド部の平面図である。

【図5】図3に示されるボンディングパッド部において、第1および第2コンタクトホールの配置関係の他の態様を示す平面図である。

【図6】この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。

1 2

【図7】図6に示されるボンディングパッド部の平面図である。

【図8】図7に示される第1および第2コンタクトホールの配置関係の他の態様を示す平面図である。

【図9】図7に示される第1および第2コンタクトホールの配置関係の他の態様を示す平面図である。

【図10】この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。

【図11】図10に示されるボンディングパッド部の平面図である。

【図12】この発明に基づくさらに他の実施例における半導体装置のボンディングパッド部の構造を示す断面図である。

【図13】この発明に基づく一実施例における半導体装置のボンディングパッド部の構造およびスクライブラインの構造を示す断面図である。

【図14】従来の半導体装置におけるボンディングパッド部の構造を示す断面図である。

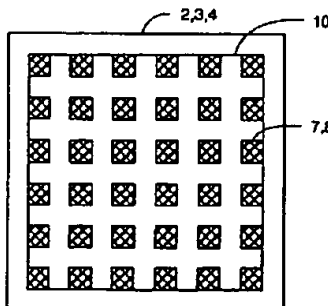
【図15】図14に示されるボンディングパッド部の平面図である。

【図16】第1コンタクトホールの開口寸法を第2コンタクトホールの開口寸法よりも小さくした場合に、第2 A1配線層における段差部にエッチング残渣が残存している様子を示す断面図である。

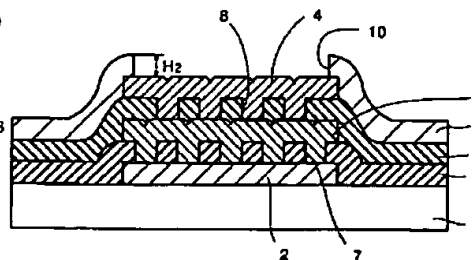
【符号の説明】

- 1, 21 半導体基板
- 2, 22 第1 A1配線層
- 3, 23 第2 A1配線層
- 4, 24 第3 A1配線層
- 5, 25 第1層間絶縁膜
- 6, 26 第2層間絶縁膜
- 7, 27 第1コンタクトホール
- 8, 28 第2コンタクトホール
- 9, 29 保護膜
- 10, 30 パッド開口部
- 11, 12 埋め込み導電層

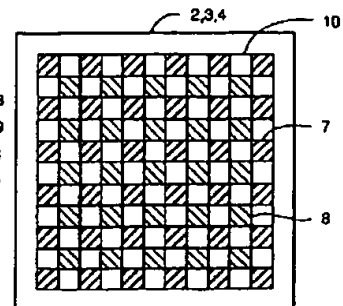
【図2】



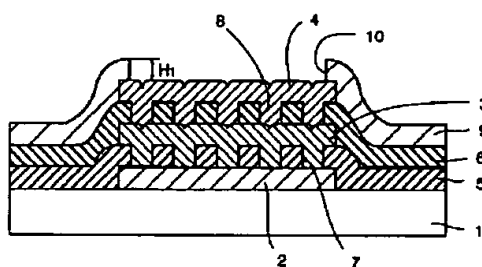
【図3】



【図4】

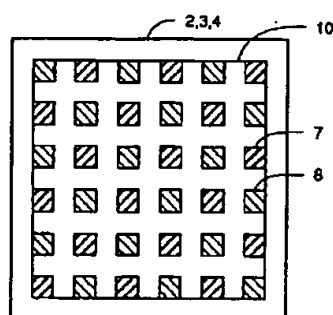


【図1】

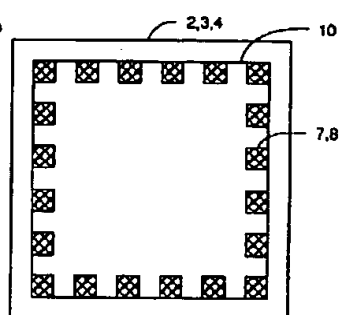


1:半導体基板 2:第1Al配線層 3:第2Al配線層 4:第3Al配線層  
5:第1層間絶縁膜 6:第2層間絶縁膜 7:第1コンタクトホール  
8:第2コンタクトホール 9:保護膜 10:パッド開口部

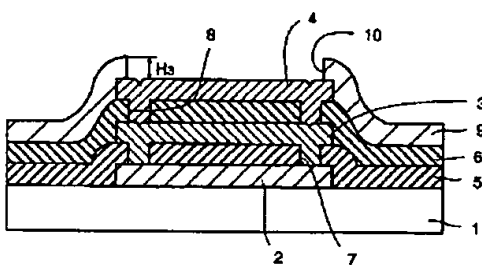
【図5】



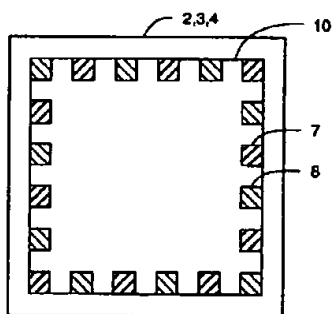
【図7】



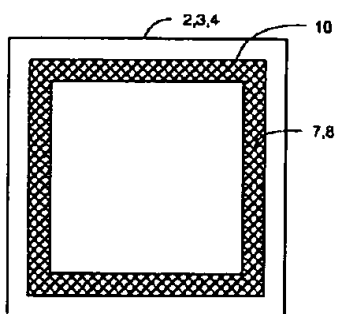
【図6】



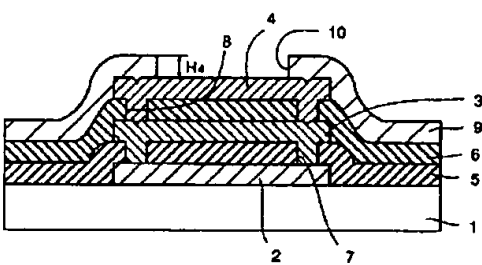
【図8】



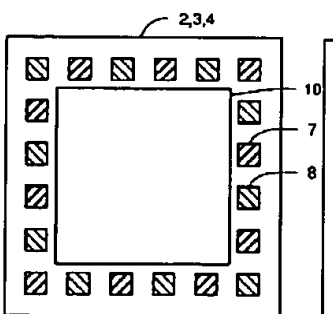
【図9】



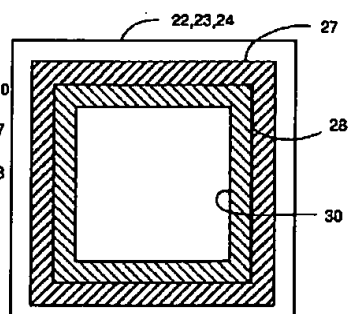
【図10】



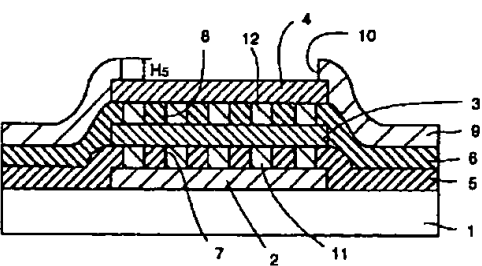
【図11】



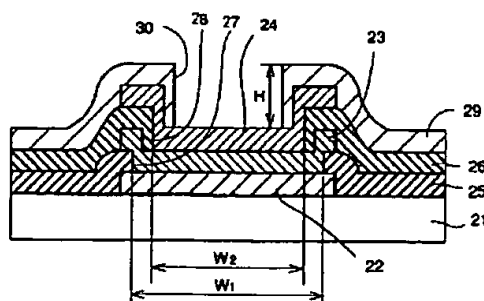
【図15】



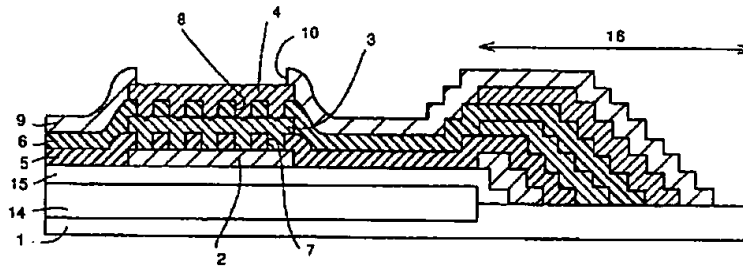
【図12】



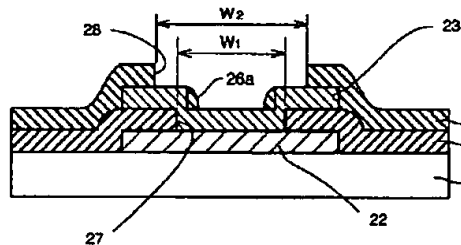
【図14】



【図13】



【図16】



## 【手続補正書】

【提出日】平成5年2月2日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 外部と信号の入出力を行なうパッド領域直下に形成された第1導電層と、前記第1導電層上に形成され、前記第1導電層上に位置する領域に複数のコンタクトホールを有する層間絶縁膜と、前記第1導電層上に位置し、前記コンタクトホールを介して前記第1導電層に電氣的に接続されたパッド電極と、を備えた半導体装置。

【請求項2】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、前記第1導電層上に形成され、前記第1導電層上に位置する領域に複数のコンタクトホールを有する層間絶縁膜と、前記第1導電層上に位置する前記層間絶縁膜上に形成され、前記コンタクトホール内に充填される埋め込み導電層を介して前記第1導電層に電氣的に接続されたパッド

電極と、

を備えた半導体装置のパッド構造。

【請求項3】 前記複数のコンタクトホールは、マトリックス状に配置されている請求項1に記載の半導体装置のパッド構造。

【請求項4】 前記複数のコンタクトホールは、パッド領域の周縁部に沿って配置されている請求項1に記載の半導体装置のパッド構造。

【請求項5】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、前記第1導電層上に形成され、前記パッド領域周縁部下に位置する領域に、前記パッド領域周縁部に沿って連続的に延びるコンタクトホールを有する層間絶縁膜と、前記第1導電層上に位置し、前記コンタクトホールを介して前記第1導電層に電氣的に接続されたパッド電極と、

を備えた半導体装置のパッド構造。

【請求項6】 外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、前記第1導電層上に形成され、前記第1導電層上に位置する領域に複数の第1のコンタクトホールを有する第1層間絶縁膜と、前記第1導電層上に位置し、前記第1のコンタクトホールを介して前記第1導電層に電氣的に接続された第2導

電層と、  
前記第2導電層上に形成され、前記第2導電層上に位置する領域に複数の第2のコンタクトホールを有する第2層間絶縁膜と、  
前記第2導電層上に位置し、前記第2のコンタクトホールを介して前記第2導電層に電氣的に接続されたパッド電極とを備え、  
前記第1のコンタクトホールと前記第2のコンタクトホールとが重ならないように配置した半導体装置のパッド構造。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】さらに、従来のボンディングパッド部におけるコンタクトホールの寸法は、半導体素子内部に形成されるコンタクトホールの寸法に比較して非常に大きいものといえる。したがって、コンタクトホール開口時のエッチングレートが、素子の内部に設けられたコンタクトホールのエッチングレートに比べて大きくなる。すなわち、ボンディングパッド部でオーバエッチングが過剰に生じることとなる。そのため、コンタクトホール開口時のマスクとなるレジストとエッチングガスとの生成物（ポリマ）が過剰に発生しやすくなるといえる。それにより、コンタクトホール開口時に、それぞれの配線層表面に変質層が形成され、A1/A1界面での密着強度を低下させるといった問題も生じる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】

【課題を解決するための手段】この発明に基づく半導体装置は、1つの局面では、外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、この第1導電層上に位置する領域に複数のコンタクトホールを有する層間絶縁膜と、このコンタクトホールを介して第1導電層に電氣的に接続されたパッド電極とを備えている。他の局面では、上記のコンタクトホール内には、埋め込み導電層が充填されている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】さらに他の局面では、上記の複数のコンタクトホールは、マトリックス状に配置されている。さらに他の局面では、上記の複数のコンタクトホール

は、パッド領域の周縁部に沿って配置されている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】この発明に基づく半導体装置は、さらに他の局面では、外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、パッド領域周縁部下に位置する領域に、パッド領域周縁部に沿って連続的に延びるコンタクトホールを有する層間絶縁膜と、第1導電層上に位置し、コンタクトホールを介して第1導電層と電氣的に接続されたパッド電極とを備えている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】この発明に基づく半導体装置は、さらに他の局面では、外部との信号の入出力を行なうパッド領域直下に形成された第1導電層と、第1導電層上に位置する領域に複数の第1のコンタクトホールを有する第1層間絶縁膜と、第1導電層上に位置し、第1のコンタクトホールを介して第1導電層に電氣的に接続された第2導電層と、この第2導電層上に形成され、第2導電層上に位置する領域に複数の第2のコンタクトホールを有する第2層間絶縁膜と、第2導電層上に位置し、第2のコンタクトホールを介して第2導電層に電氣的に接続されたパッド電極とを備え、第1のコンタクトホールと第2のコンタクトホールとは重ならないように配置されている。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正内容】

【0020】上記のコンタクトホール内に導電層を埋め込んだ場合には、その上に形成されるパッド電極の上面を平坦に形成することが可能となる。それにより、ワイヤボンディング時の信頼性が向上する。また、上記の導電層とパッド電極とは、同一材料であっても異なる材料であってもよい。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】さらに、各配線層が、複数のコンタクトホールを介して電氣的に接続されるため、ボンディングパッド部下に位置する各配線層間の接続部の面積をほぼ同

一のものとする事が可能となる。それにより、多層配線層構造とした場合にも、ボンディングパッド部の面積を増大させることなく所望のパッド開口部の面積を得ることが可能となる。その結果、高集積化に有利なボンディングパッド部を形成することが可能となる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正内容】

【0040】上記の実施例においては、3層のアルミ配線層を有する半導体装置について説明したが、2層あるいは4層以上の配線層を有する半導体装置においても同様の効果を示す。また、第1および第2コンタクトホール7、8の配置関係については、上記の実施例において説明したもののみにかかわらず、上記の実施例において示された配置関係に多少の修正を加えたものであってもよい。さらに、図7、図8、図11などに示された第1および第2コンタクトホール7、8の配置は、一列のものでなく、多重列のものであってもよい。